注１　FECブロックヘッダはFECブロックに含する最初のTLVパケットの先頭位置を示し、FECブロックヘッダを除いたFECブロック先頭からのバイト数で表す。先頭バイトが存在しない場合、その値は0xFFFFとする。

２　一のFECブロックは、複数のサブフレームにまたがってもよく、サブフレームにおける先頭のFECブロックの位置は、FECブロックポインタとしてTMCC情報の一部として伝送される。

３　FECブロックポインタのポインタ値は、サブフレームの先頭から数えて、最初のFECブロックの先頭までの値であり、最初のFECブロックがどこのフレームに位置するかによらない。

４　FECブロックポインタの指示単位は、キャリアシンボル単位とする。

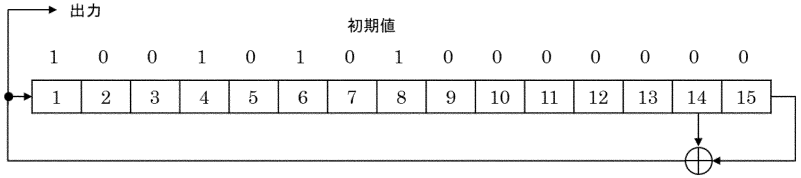
５　TMCCに格納するFECブロックポインタはデータキャリアに適用される時間インターリーブによる遅延を考慮し、遅延を加えるものとする。

６　電力拡散信号は、別記１のとおりとする。

７　一のTLVパケットは、複数のFECブロックにまたがってもよい。

別記１　電力拡散信号

サブ階層がある場合はサブ階層ごとに、サブ階層がない場合は階層ごとに、次に示す図のように$X^{15}+X^{14}+1$（15次M系列）により発生する擬似乱数符号系列を加算する。ただし、BCH符号パリティ部分及びLDPC符号パリティ部分ついては電力拡散を行わないこととし、電力拡散を行わない区間については電力拡散回路の擬似乱数符号系列の発生を停止するものとし、FECブロックの先頭でレジスタ値を初期値化する。



別表第二十号の十四　伝送主信号の誤り訂正（第23条の13第２項、第23条の23第２項及び第23条の28第５項関係）　［新設］

１　誤り訂正外符号はBCH符号、誤り訂正内符号はLDPC符号とし、その構成は以下のとおりとする。ただし、第23条の13第２項に規定するものの場合、LDPC符号のビット長は69120ビット又は17280ビットとし、第23条の23第２項及び第23条の28第５項に規定するものの場合、LDPC符号のビット長は69120ビットとする。

