を開発中である。各ノードには１枚ずつＴＣＡボードが接続され、ＴＣＡボード間を相互にケーブルで接続することにより実験システムが構成される。

Ａ　大規模並列計算サーバは以下に示す基本的な要件を満たすこと。

ａ　大規模並列計算サーバは複数の計算ノード（以下、単に「ノード」と呼ぶ）で構成される高並列型計算機であること。これらの計算ノードは高性能相互結合網で接続されること。

ｂ　各ノードは汎用ＣＰＵ部と演算加速装置部からなる。

ｃ　各ノードの汎用ＣＰＵ部は複数のＣＰＵコアからなり、全てのＣＰＵコアはハードウェア共有メモリ機構により相互に接続されること。

ｄ　汎用ＣＰＵ部の全ＣＰＵコアは均一アーキテクチャであり、64ビット拡張されたＩＡ32アーキテクチャに基づくものであること。

ｅ　演算加速装置部は複数の演算装置からなり、内部にそれらの演算装置間で共有可能な独自の共有メモリを持ち、汎用ＣＰＵ部と適宜データ交換を行うことにより超高速演算が可能であること。

ｆ　各ノードが備えるノード間接続のための高性能総合結合網としてネットワークリンクの理論ピーク性能は、単方向スループットとして８GByte／秒以上であること。同性能が単一の物理リンクで達成不可能な場合は、複数のリンクによる理論ピーク値の合計によりこれを満たしてもよい。

ｇ　ノード間接続のためのネットワークは全ノード間通信においてフルバイセクションバンド幅を提供すること。

ｈ　各ノードは２TByte以上のユーザ利用領域を有するハードディスクドライブ群を備えること。当該ハードディスクドライブ群はＲＡＩＤ－５による耐故障・冗長運用が可能であること。

ｉ　各ノードはハードウェア管理機構を有し、動作状態を監視するソフトウェアを有すること。

ｊ　各ノード上の汎用ＣＰＵ部の複数のＣＰＵコア間では、共有メモリ結合による並列処理のための自動並列化機能及びOpenMP ＡＰＩを有するFortran、C、C＋＋の処理系を備えること。

ｋ　各ノード上の演算加速装置部において、その内部の並列演算装置を統一的に利用する効率的なプログラミング環境が提供されること。

ｌ　各ノード上の演算加速装置部は、504Gbps以上の理論ピーク転送速度を持つバスで汎用ＣＰＵ部と結合されること。同性能が単一の物理バスで達成不可能な場合は、複数のバスによる理論ピーク値の合計によりこれを満たしてもよい。

ｍ　全てのノードに跨がる分散メモリ並列処理のため、ＭＰＩ2.0規格に準拠したＭＰＩ処理系をサポートすること。

ｎ　オペレーティングシステムはＵＮＩＸ系であること（Linuxであることが望ましい）。

ｏ　大規模並列計算サーバ全体の理論ピーク演算性能の総和は、汎用ＣＰＵ部に関して26ＴＦＬＯＰＳ以上（倍精度浮動小数点演算）、加速演算装置部に関して307ＴＦＬＯＰＳ以上（倍精度浮動小数点演算）であること。

ｐ　大規模並列計算サーバ全体の総主記憶容量は、汎用ＣＰＵ部に関して８TByte以上、加速演算装置部に関して1.5TByte以上であること。

ｑ　40Gbps以上の理論ピーク転送速度を持つバスを外部接続ケーブルに変換するコネクタを取り付けること。あるいは、各ノードが単独で以下の項目Ｂｂを満たすこと。

Ｂ　ＴＣＡ向け拡張部は以下に示す基本的な要件を満たすこと。ただし、上の項目Ａｑにおいて、各ノードが単独で以下のｂを満たしていれば、この要件は不要である。

ａ　ＴＣＡ向け拡張部は、複数のＰＣＩ Express拡張ボックス（以下、単に「拡張ボックス」と呼ぶ）から構成され、各拡張ボックスには２ノード分以上のＴＣＡボードを収容すること。

ｂ　ＰＣＩ Express Gen２ 以上かつ×８以上のスロットに、ＰＣＩ Express規格フルレングスかつダブルハイトのＴＣＡボードを収容し、２×３　ＰＣＩ Express補助電源コネクタでＴＣＡボードに給電し、ＴＣＡボードを装着した状態で筐体の外側からＴＣＡボードのバックパネルにアクセスできること。

ｃ　各ＴＣＡボードと各ノードとの間は、40Gbps以上の理論ピーク転送速度を持つケーブルで１対１接続すること。

Ｃ　外部接続ネットワークは以下に示す基本的な要件を満たすこと。

ａ　全てのノードは外部接続ネットワークに対し、Gigabit Ethernet以上の性能を持つEthernetによって接続されること。

ｂ　全てのノードに接続されるEthernetを階層的に束ねるエッジスイッチ群を備えること。

ｃ　本システムは本学に設置されているフロンティア計算機システムの大規模並列計算サーバ及び大容量磁気ディスク装置に対し、単方向スループット32GByte／秒以上の理論ピーク性能を持つ高性能相互結合網で接続されること。

Ｄ　大規模並列計算サーバの実効演算性能については、別途ベンチマークにより評価する。

Ｅ　大規模並列計算サーバは総容量150kVAの電源容量内で動作すること。

Ｆ　密結合並列演算加速機構実験システムを構成するハードウェアは信頼性が高いこと。

Ｇ　大学等において開発・整備を行ってきた各種の高度に並列化したソフトウェア資産を活用できること。

Ｈ　多様なアプリケーションソフトウェア、計算ライブラリを備えること。

Ｉ　課金および統計機能を有する利用者管理システムを備えること。

２　資料及びコメントの提供方法　上記１⑵の物品に関する一般的な参考資料及び同⑹の要求要件等に関するコメント並びに提供可能なライブラリーに関する資料等の提供を招請する。

⑴　資料等の提供期限　平成24年10月16日17時00分（郵送の場合は必着のこと。）

⑵　提供先　〒305―8577 つくば市天王台１丁目１番地の１　国立大学法人筑波大学計算科学研究センター主任専門職員　倉持　聡　電話029―853―6486

３　説明書の交付　本公表に基づき応募する供給者に対して導入説明書を交付する。

⑴　交付期間　平成24年９月３日から平成24年10月16日まで。

⑵　交付場所　上記２⑵に同じ。

４　説明会の開催　本公表に基づく導入説明会を開催する。

⑴　開催日時　平成24年９月13日14時00分

⑵　開催場所　国立大学法人筑波大学計算科学研究センター１階ワークショップ室

５　その他　この導入計画の詳細は導入説明書による。なお、本公表内容は予定であり、変更することがあり得る。

６　Summary

⑴　Classification of the products to be procured : 14

⑵　Nature and quantity of the products to be purchased : Tightly Coupled Accelerators Experimental System 1 Set

⑶　Type of the procurement : Purchase

⑷　Basic requirements of the procurement : The Tightly Coupled Accelerators Experimental System consists of a large scale parallel processing server, an extension part for Tightly Coupled Accelerators Network an external network system, and other hardware and software for stable and efficient operation of the total system. The Tightly Coupled Accelerators Network, which is a network for connecting between the computation accelerators over the multiple computation nodes, is developed by our university. A Tightly Coupled Accelerators Board is attached to each node, and the Experimental System is built by connecting between the Tightly Coupled Accelerators Board for each with the cable.

A　The large scale parallel processing server must satisfy the following conditions.

a　The large scale parallel processing server must be a highly parallel supercomputer composed of multiple computation nodes connected by a high performance interconnection network.