0	1	1	0	1	A 7	a 3
0	1	1	1	0	A 8	a 3
0	1	1	1	1	A 9	a 4
1	0	0	1	1	B 1	b 1
1	0	1	1	1	B 1	b 1
1	1	0	1	1	B 2	b 1
1	1	1	1	1	B 3	b 2

注　b_1、b_2、b_3、b_4、b_5は、それぞれフレーム行列の第１列の第17行から第21行までを表す。

別表第二号　データチャネルの割当て

データチャネルモード	フレーム行列における割当て
A 1	各行の第43列から第57列まで
A 2	各行の第33列から第57列まで
A 3	各行の第23列から第57列まで
A 4	各行の第13列から第22列まで及び第43列から第57列まで
A 5	各行の第13列から第22列まで及び第33列から第57列まで
A 6	各行の第13列から第57列まで
A 7	各行の第３列から第22列まで及び第43列から第57列まで
A 8	各行の第３列から第22列まで及び第33列から第57列まで
A 9	各行の第３列から第57列まで
B 1	各行の第51列から第57列まで
B 2	各行の第51列から第57列まで
B 3	各行の第３列から第57列まで
a 1	各行の第43列から第50列まで、第56列及び第57列
a 2	各行の第23列から第50列まで、第56列及び第57列
a 3	各行の第３列から第22列まで、第43列から第50列まで、第56列及び第57列
a 4	各行の第３列から第50列まで、第56列及び第57列
b 1	各行の第56列から第57列
b 2	各行の第３列から第50列まで、第56列及び第57列

別表第三号　ヘッダ部の構成及び送出手順

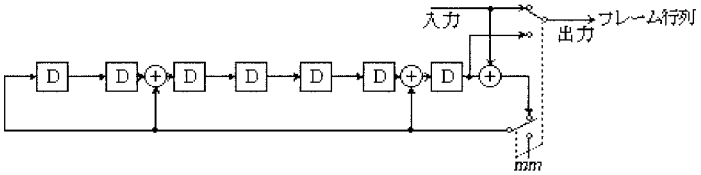
b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	b_9	b_{10}	b_{11}	b_{12}	b_{13}	b_{14}	b_{15}	b_{16}
サービス識別情報ビット					冗長ビット										

注１　ｂはヘッダ部におけるビットを示し、フレーム行列への書き込み順に、１から16までのビット番号を付す。

２　ヘッダ部における符号は、データパケットの種別に応じ、次のとおりとする。

データパケットの種別	サービス識別情報ビット b_1	b_2	b_3	b_4	b_5	冗長ビット（BCH（16, 5）符号） b_6	b_7	b_8	b_9	b_{10}	b_{11}	b_{12}	b_{13}	b_{14}	b_{15}	b_{16}
有効な情報を伝送しないもの	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
有料放送に係る関連情報を伝送するもの	1	0	0	0	0	1	0	1	0	0	1	1	0	1	1	1

別図第一号　フレーム行列の各行の第二列から第五十七列までの符号に対する冗長ビットの生成回路

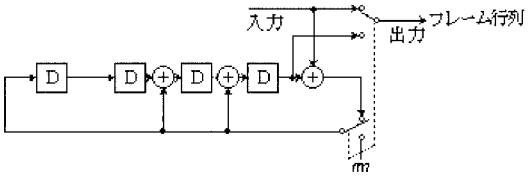


注１　Ⓓは、１ビット遅延素子を表す。

２　㊉は、排他的論理和の演算素子を表す。

３　二つのスイッチは、フレーム行列の各行の第二列から第五十七列までの値のフレーム行列への入力時にあってはそれぞれ上側に、フレーム行列の第五十八列から第六十四列までの値のフレーム行列への入力時にあってはそれぞれ下側に接続するものとする。

別図第二号　レンジ符号の冗長ビットの生成回路



注１　Ⓓは、１ビット遅延素子を表す。

２　㊉は、排他的論理和の演算素子を表す。

３　二つのスイッチは、レンジ符号の値のフレーム行列への入力時にあってはそれぞれ上側に、レンジ符号の冗長ビットの値のフレーム行列への入力時にあってはそれぞれ下側に接続するものとする。