（二）　完全に制御され、接続され、使用可能な物理量子ビットを一〇〇個以上二〇〇個未満有するもので、C－NOTエラーが〇・〇〇一以下であるもの

（三）　完全に制御され、接続され、使用可能な物理量子ビットを二〇〇個以上三五〇個未満有するもので、C－NOTエラーが〇・〇〇二以下であるもの

（四）　完全に制御され、接続され、使用可能な物理量子ビットを三五〇個以上五〇〇個未満有するもので、C－NOTエラーが〇・〇〇三以下であるもの

（五）　完全に制御され、接続され、使用可能な物理量子ビットを五〇〇個以上七〇〇個未満有するもので、C－NOTエラーが〇・〇〇四以下であるもの

（六）　完全に制御され、接続され、使用可能な物理量子ビットを七〇〇個以上一、一〇〇個未満有するもので、C－NOTエラーが〇・〇〇五以下であるもの

（七）　完全に制御され、接続され、使用可能な物理量子ビットを一、一〇〇個以上二、〇〇〇個未満有するもので、C－NOTエラーが〇・〇〇六以下であるもの

（八）　完全に制御され、接続され、使用可能な物理量子ビットを二、〇〇〇個以上有するもの

ロ　物理量子ビットのアレイを含む量子ビットデバイス又は量子ビット回路であって、イに該当する貨物のために特に設計したもの

ハ　量子制御部品又は量子測定デバイスであって、イに該当する貨物のために特に設計したもの

第十九条　［略］

２　［略］

３　外為令別表の七の項（三）の経済産業省令で定める技術は、次のいずれかに該当するものとする。

一～六　［略］

七　走査型電子顕微鏡により取得した画像からGDSⅡデータ又はこれと同等の標準レイアウトデータを抽出し、当該データの層間位置合わせ機能を実行し、多層のGDSⅡデータ又は回路のネットリストを生成するために設計したプログラム

八　ゲートオールアラウンド電界効果トランジスタ（GAAFET）の構造を有する集積回路又は半導体素子の設計又は製造に必要な技術（プログラムを除く。）であって、次のいずれにも該当しないもの

イ　プロセスデザインキット（第六条第一号から第八号の四までのいずれかに該当する貨物に係る機能又は技術を実装するライブラリが含まれているものを除く。）

ロ　ツールの認定又は保守に用いるもの

４・５　［略］

第二十条　外為令別表の八の項（一）の経済産業省令で定める技術は、次のいずれかに該当するもの（セキュリティの脆弱性の開示又はサイバー攻撃の対応に係る技術（プログラムを除く。）を除く。）とする。

一　第七条第一号から第五号までのいずれかに該当するものの設計、製造又は使用に必要な技術（プログラムを除く。）

二　第七条第一号から第五号までのいずれかに該当するものを設計し、若しくは製造するために設計したプログラム又はそのプログラムの設計、製造若しくは使用に必要な技術（プログラムを除く。）

第十九条　［略］

２　［略］

３　外為令別表の七の項（三）の経済産業省令で定める技術は、次のいずれかに該当するものとする。

一～六　［略］

［新設］

［新設］

４・５　［略］

第二十条　外為令別表の八の項（一）の経済産業省令で定める技術は、次のいずれかに該当するもの（セキュリティの脆弱性の開示又はサイバー攻撃の対応に係る技術（プログラムを除く。）を除く。）とする。

一　第七条各号に該当するものの設計、製造又は使用に必要な技術（プログラムを除く。）

二　第七条各号に該当するものを設計し、若しくは製造するために設計したプログラム又はそのプログラムの設計、製造若しくは使用に必要な技術（プログラムを除く。）